

LIQUID CRYSTAL DISPLAY DEVICE

Patent Number: JP10153788
Publication date: 1998-06-09
Inventor(s): ATSUTA MASAKI;; IKEDA MITSUSHI;; ASHIDA
Applicant(s): TOSHIBA CORP
Requested Patent: ☐ JP10153788
Application: JP19960313642 19961125
Priority Number(s):
IPC Classification: G02F1/1343; G02F1/136; H01L29/786
EC Classification:
Equivalents:

Abstract

PROBLEM TO BE SOLVED: To facilitate the constitution of a liquid crystal display device and to improve the adhesive property to a substrate, by constituting the device of a specific wiring material having a low resistance and the resistance to treatments with various kinds of chemicals in the later stages.

SOLUTION: A gate electrode line 17a comprises a metallic layer 20 consisting of an alloy of Cu and Zr and a ZrO oxide layer 21a covering the layer. The ZrO layer 21a is interposed between a conductive layer 20a and the substrate 12 as well. Similarly, a storage capacitor line 19 comprises a conductive layer 20b consisting of Cu and Zr and a ZrO insulating film 21b covering the same. An insulating film 22 is deposited on the substrate formed with such electrode layer 17a and wiring layer 19 and an a-Si layer 16a is formed in the TFT region atop the film. Further, a drain electrode layer 16b and a source electrode 16c are formed, on the other hand, a pixel electrode 14 consisting of ITO is formed in the pixel region on the storage capacitor line 19 and is electrically connected to the source electrode layer 16. The drain electrode layer 16b is electrically connected to a data line.

Data supplied from the esp@cenet database - I2

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-153788

(43) 公開日 平成10年(1998) 6月9日

(51) Int.Cl.⁶
G 0 2 F 1/1343
1/136
H 0 1 L 29/786

識別記号
5 0 0

F I
G 0 2 F 1/1343
1/136
H 0 1 L 29/78
5 0 0
6 1 2 C
6 1 7 M

審査請求 未請求 請求項の数2 O L (全 9 頁)

(21) 出願番号 特願平8-313642
(22) 出願日 平成8年(1996)11月25日

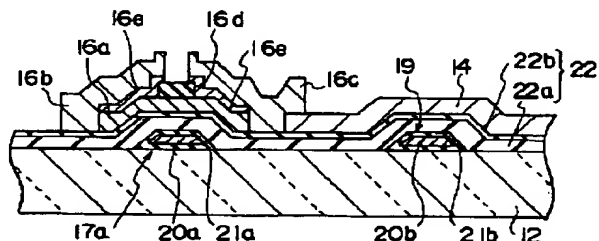
(71) 出願人 000003078
株式会社東芝
神奈川県川崎市幸区堀川町72番地
(72) 発明者 熱田 昌己
神奈川県横浜市磯子区新磯子町33番地 株
式会社東芝生産技術研究所内
(72) 発明者 池田 光志
神奈川県横浜市磯子区新磯子町33番地 株
式会社東芝生産技術研究所内
(72) 発明者 芦田 純生
神奈川県横浜市磯子区新磯子町33番地 株
式会社東芝生産技術研究所内
(74) 代理人 弁理士 鈴江 武彦 (外6名)

(54) 【発明の名称】 液晶表示装置

(57) 【要約】

【課題】 アドレス線やTFTのゲート電極線の低抵抗化が図られ、さらに製造工程における薬品処理に対する高耐性および基板との良密着性が得られ、配線層の断線が抑えられる液晶表示装置を提供することを目的とする。

【解決手段】 Ag、Au、Cu、Al、Ptのうち少なくとも一種の第1の金属を主体とし、Ti、Zr、Hf、Alを代表とする易酸化金属の第2の金属を添加してなる導電層20a、20b表面を、第2の金属の酸化物層21a、21bで被覆してなる配線層を備えたことを特徴としている。



【特許請求の範囲】

【請求項1】 一対の基板と、これら基板間に挟持される液晶層と、前記基板の前記液晶層側の表面に形成された電極と、前記電極に電氣的に接続され前記基板の表面に配設された配線層とを具備し、少なくとも前記配線層は、Ag、Au、Cu、Al、およびPtからなる群より選ばれた少なくとも一種の第1の金属を主体とし、Ti、Zr、Hf、Ta、Nb、Si、B、La、Nd、Sm、Eu、Gd、Dy、Y、Yb、Ce、Mg、Th、およびCrからなる群より選ばれた少なくとも一種の第2の金属を含む材料で構成された導電層と、この導電層の表面を被覆され前記第2の金属を主体とする材料で構成された酸化物層とを有することを特徴とする液晶表示装置。

【請求項2】 前記配線層を構成する材料における前記第1の金属に対する前記第2の金属の比は、前記導電層を構成する材料よりも前記酸化物層を構成する材料の方が大きい請求項1記載の液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は液晶表示装置に関し、特に液晶表示装置の基板上に配置された配線層や電極層に関する。

【0002】

【従来の技術】非晶質シリコン(a-Si)膜を用いた薄膜トランジスタ(TFT)をスイッチング素子として設けたアクティブマトリックス型液晶表示装置においては、安価な非晶質のガラス基板を用いて低温成膜ができるa-Si膜を用いてTFTアレイを構成することにより、大面積、高精細、高画質かつ安価なパネルディスプレイ(フラット型テレビジョン)が実現できる。

【0003】ところで、この種のアクティブマトリックス型液晶表示装置を高精細化、大面積化し、かつ画素の開口率を上げるためには、TFTのソース、ドレインに接続するデータ線やTFTのゲートに接続するアドレス線などの電極配線を薄く、細く、かつ長くすることが必要不可欠である。

【0004】しかもパルス信号の波形歪みをなくすためには、配線抵抗を十分に低くしなければならないため、配線用材料は抵抗率の小さいものでなければならない。また、例えばゲート線をガラス基板上に形成し、この上に絶縁膜やa-Si膜を重ねてTFTを構成する逆スタガー型のTFT構造を採用する場合、アドレス線やTFTのゲートになるゲート電極線は、その後のプロセスにおけるエッチングなどの薬品処理に耐えられる材料で構成される必要もある。

【0005】従来、このような要求を満たすアドレス線やゲート電極配線用の材料としては、Ta、Ti、Crなどの各種金属、およびそれらの元素を含む合金が用いられているが、さらに大面積化、高精細化を図るために

はより低抵抗で加工性がよく、しかも各種薬品処理工程において耐性に優れた材料が望まれている。

【0006】配線の抵抗率については、12インチ以下の640×480画素のグラフィックアレイに対しては $25\mu\Omega\text{cm}$ 以下、15インチ以下の1028×768画素のグラフィックアレイに対しては $15\mu\Omega\text{cm}$ 以下、20インチ以下の1280×1028画素のグラフィックアレイに対しては $10\mu\Omega\text{cm}$ 以下が必要である。そこで、より低抵抗な配線材料として、例えばAl、Cuなどの金属が考えられるが、例えばAl、Cuでアドレス線や蓄積容量線を形成した場合、後工程におけるITO、Al、SiN_x、SiO_x用エッチング溶液に対する耐性がないために断線が発生するなどの問題がある。

【0007】このため、図7に示すように、基板1上にパターンニングして形成されたAl配線2の表面を耐酸性の良いTa、Cr層3で被覆した配線が使用されているが、このような配線を用いると、金属膜の形成工程およびパターンニング、エッチングの工程がそれぞれ1回ずつ増え、コストが増大するという問題を生じる。また、Alの表面を陽極酸化して保護した配線も使用されているが、Alを陽極酸化するために、配線をショートする必要があるなど配線パターンの自由度が制限され、また陽極酸化の際に配線のコンタクト部の酸化を防ぐためにレジストなどのマスクが必要であることからマスク工程が増加してコストが増大するという問題がある。また、陽極酸化では、内部の金属部分における主体金属と添加金属との間の割合と、酸化膜における主体金属と添加金属との間の割合とが同じであるため、金属の抵抗率を低下させること、および酸化膜の特性を上げるということを同時に解決することが困難である。

【0008】また、データ線などのソース、ドレイン電極配線を基板面に設けるスタガー型のTFT構造の場合には、ソース・ドレイン電極材料に同様な特性が要求されることになる。さらに、同じような問題はTFT駆動しない液晶表示装置の場合にも存在する。

【0009】

【発明が解決しようとする課題】上記の配線の低抵抗化を実現する材料として、上記Al、Cuの他、Ag、Au、Ptなどの低抵抗配線材料が考えられるが、Al、Cuは非常に耐酸性、耐アルカリ性が弱く、SiO_xなどの酸化膜で被覆しても後工程の各種薬品処理により絶縁膜のピンホールなどを通して薬品が配線材料を腐食させて断線を引き起こしてしまう。また、Ag、Au、Cu、Ptは、基板への被膜の密着性が弱く、剥離し易い。また、Au、Ptは、SiO_x、SiN_xなどの絶縁膜をその上に形成した場合、密着力が弱いために絶縁膜が剥がれ易いという問題がある。

【0010】本発明はかかる点に鑑みてなされたものであり、低抵抗かつ後工程での各種薬品処理に対する耐性

を持つ配線材料で構成され、構成が容易で基板への被着性が良く、信頼性の高い配線層や電極層を備えた液晶表示装置を提供することを目的とする。

【0011】

【課題を解決するための手段】本発明は、一対の基板と、これら基板間に挟持される液晶層と、前記基板の前記液晶層側の表面に形成された電極と、前記電極に電気的に接続され前記基板の表面に配設された配線層とを具備し、少なくとも前記配線層は、Ag、Au、Cu、Al、およびPtからなる群より選ばれた少なくとも一種の第1の金属を主体とし、Ti、Zr、Hf、Ta、Nb、Si、B、La、Nd、Sm、Eu、Gd、Dy、Y、Yb、Ce、Mg、Crなどの易酸化金属を添加してなる材料で構成された導電層と、この導電層の表面を被覆され前記第2の金属を主体とする材料で構成された酸化物層とを有することを特徴とする液晶表示装置を提供する。

【0012】本発明において、配線層を構成する材料における前記第1の金属に対する前記第2の金属の比は、前記導電層を構成する材料よりも前記酸化物層を構成する材料の方が大きいことが好ましい。

【0013】ここで、第2の金属を主体とするとは、酸化物層中における第1の金属に対する第2の金属の割合が、導電層における第1の金属に対する第2の金属の割合よりも高いことを意味する。

【0014】

【発明の実施の形態】以下、本発明の実施の形態について図面を参照して具体的に説明する。本発明の液晶表示装置は、低抵抗率の配線材料である、Ag、Au、Cu、Al、Ptなどの第1の金属に、耐酸性が良く酸素と反応し易いTi、Zr、Hf、Ta、Nb、Si、B、La、Nd、Sm、Eu、Gd、Dy、Y、Yb、Ce、Mg、Th、Crなどの第2の金属を添加した材料からなる配線層と、その表面に耐食性が良く密着力の強いTiO_x、ZrO_x、HfO_xなどからなる酸化物層とから構成されており、これにより低抵抗で耐食性が良く、密着力の強い配線が実現できる。

【0015】第2の金属は酸化物層を形成する酸化工程で表面に拡散するために、表面でより濃度が高くなる。このため、この酸化物層は、より高品質の保護膜となる。これに対して、配線層内部（導電層）では、第1の金属の純度が高くなる（第2の金属の濃度が低くなる）ために、より低抵抗となる。また、この酸化物層は、耐薬品性に優れているので、プロセス中の薬品処理においても優れた耐性を発揮する。

【0016】したがって、上記材料で構成された金属配線をアドレスラインとして用いることにより、欠陥の少ない大面積、高精細、高画質の液晶ディスプレイ（液晶表示装置）が実現できる。

【0017】本発明における配線層は、低抵抗であり、

かつ後工程の各種薬品処理に対して耐性を示す配線構造である。すなわち、低抵抗率の配線材料である、Ag、Au、Cu、Al、Ptの第1の金属に、耐酸性が良く酸素と反応し易いTi、Zr、Hf、Al、Ta、Nb、Si、B、La、Nd、Sm、Eu、Gd、Dy、Y、Yb、Ce、Mg、Crなどの易酸化金属を添加してなる材料で構成された導電層を、O₂、オゾン、N₂O、H₂Oなどの酸化性ガス中で熱処理することにより、Ag、Au、Cu、Al、Ptと第2の金属との合金からなる金属層（導電層）の表面にTiO_x、ZrO_x、HfO_x、AlO_x、YO_xなどからなる酸化物層を形成してなる。

【0018】TiO_xなどの酸化物は、耐酸性が強く、基板に対する密着力も強いために、エッチャントにより腐食され断線が発生することがない。また、内部（導電層）は低抵抗のCu、Alなどであるために、全体として低抵抗である。したがって、低抵抗で耐食性の良い配線層が実現できる。また、内部のAg、Au、Cu、Al、Ptなどにも耐食性および耐熱性の良いTi、Zr、Hfを添加しているため、もし表面の酸化物層が破れても内部の導電層がエッチングされることを阻止することができる。

【0019】また、導電層の金属自体が酸化されるために、結果として基板と導電層との界面にも導電層の材料に含まれる第2の金属の酸化物、例えばTiO_x、ZrO_xなどの密着力の強い酸化物が形成される。このため、Cu、Auなどの比較的基板に対する密着力の弱い低抵抗金属を用いても、第2の金属の酸化物により基板との間の密着力が向上する。

【0020】さらに、本発明に係わる配線材料について詳述する。ガラス基板上にCu（第1の金属）にTi（第2の金属）を20at%（原子%）添加した合金からなる合金膜をスパッタリングにより成膜して試料を作成した。この合金膜の厚さは3000オングストロームとした。このときの添加金属（Ti）の濃度は1～20at%の範囲で選択する。

【0021】この試料に酸素雰囲気中で圧力35Pa、30分間の酸化処理を施した。また、比較のため、ほぼ同様な試料にNH₃雰囲気中で圧力35Pa、30分間の窒化処理を施した。図4に処理温度と合金膜の抵抗率との関係を示す。なお、25℃の値は酸化処理前および窒化処理前の値である。

【0022】図4から分かるように、酸化処理による抵抗率は、処理前で186μΩcmであり、450℃の処理後で16μΩcmであり、1/10以下に減少した。ここでの処理後の抵抗値については、スパッタリング成膜時のTi濃度を低下させたり、酸化処理を十分に行うと、内部のCuの純度が向上するので、3μΩcm程度まで低下させることが可能である。一方、窒化処理前後での抵抗率は、処理前で133μΩcmであり、450

℃の処理後で $69\mu\Omega\text{cm}$ であり、約 $1/2$ にしか低下しなかった。この結果、酸化処理は、窒化処理よりも、より低温で抵抗率を低下させる作用があることが分かった。

【0023】次に、この酸化処理した試料の密着力をテープ剥がしテストで調べた。その結果、合金膜がガラス基板から剥がれることは全くなく、ガラスに対して十分な密着力があることを確認した。これは基板との界面に密着力の良い TiO_x が形成されたためであると考えられる。

【0024】また、この合金膜を配線形状にパターン形成した後に、一方の試料には酸化処理を施し、他方の試料には窒化処理を施した。図6(A)および(B)に、それぞれ酸化処理後(図6(A))と窒化処理後(図6(B))のCuTi合金配線の断面図を示す。

【0025】酸化処理を施した試料の配線パターンのサイド部分を観察したところ、図6(A)に示すように、クラックは見られなかった。これは、ガラス基板31と合金膜32の界面に形成される酸化物膜33aと、合金膜32の表面に形成される酸化物膜33bとが共に TiO_x であり、両者の性質に大きな違いがなく、酸化物膜33a、33b間に発生する応力が小さいためであると考えられる。

【0026】一方、窒化処理を施した試料の配線パターンのサイド部分を観察したところ、図6(B)に示すように、微小なクラック34が発生した。これは、窒化処理を施した場合には、ガラス基板31と合金膜32との界面には、 TiO_x 33aが形成され、合金膜32の表面には窒化物膜(TiN_x 膜)35が形成されるため、両者の性質が大きく異なるために、両者間に応力が発生するためであると考えられる。したがって、配線層におけるクラック発生を防止する観点からも、窒化処理よりも酸化処理がより優れた方式であることが分かる。

【0027】次に、この酸化処理を行った試料をAlエッチング液(磷酸、硝酸、酢酸などの混合液)、ITOエッチング液(HCl 、 HNO_3 、 H_2O などの混合液)、 SiO_x エッチング液(沸化アンモニウム溶液)に浸した。この結果、この配線層はほとんどエッチングされず、耐酸性が十分であることが確認された。耐酸性金属を添加しない金属について上記と同様に耐酸性について調べたところ、特にAlエッチング液には非常に弱く、膜厚3000オングストロームのCu膜は1分以内に全て溶解した。

【0028】次に、この酸化処理した試料の深さ方向の組成を調べた。その結果、ガラス基板上に約500オングストロームの酸化チタン膜層が形成されており、この上に約2000オングストロームのCuを主成分とする層があり、この上に約1500オングストロームの酸化チタン層が形成されていることが分かった。これらの層の膜の厚みは、スパッタリングによる成膜時の膜厚、Ti

i濃度、または処理条件を調整することにより調整が可能であり、ガラス基板上の酸化チタン層は100オングストローム以上、好ましくは300オングストローム以上あれば、ガラス基板と合金膜との間に十分な密着力が得られる。また、上部の酸化チタン層の厚みが100オングストローム以上あれば耐酸性が向上する。好ましくは500オングストローム以上が有効である。また、酸化処理後のCu合金膜のTi濃度は、抵抗率および耐酸性を考慮すると、1~10at%であることが好ましい。

【0029】次に、他の配線材料について説明する。ガラス基板上にそれぞれAlにTiを15at%添加した合金からなる合金膜と、AlにZrを15at%添加した合金からなる合金膜をスパッタリングにより成膜した。それぞれの合金膜の厚さは3000オングストロームとした。このときの添加金属(Ti, Zr)の濃度は1~20at%の範囲で選択する。

【0030】次いで、この試料に酸素雰囲気中で30分間の酸化処理を施した。図7にこれらの試料についての処理温度と合金膜の抵抗率との関係を示す。なお、25℃の値は酸化処理前の値である。

【0031】図7から分かるように、酸化処理の前後での抵抗率は、AlTiでは処理前が $72\mu\Omega\text{cm}$ であり、450℃処理後が $14\mu\Omega\text{cm}$ であり、約 $1/5$ に減少した。また、AlZrでは処理前が $70\mu\Omega\text{cm}$ であり、処理後が $16\mu\Omega\text{cm}$ であり、約 $1/4$ に減少した。

【0032】ガラス基板上の酸化チタン層および酸化ジルコニウム層は、50オングストローム以上、好ましくは300オングストローム以上あれば、ガラス基板と合金膜との間に十分な密着力が得られる。また、上部の酸化チタン層および酸化ジルコニウム層の厚さが40オングストローム以上あれば耐酸性が向上する。好ましくは、100オングストローム以上が有効である。また、酸化処理後のAl合金のTi濃度およびZr濃度は、抵抗率および耐酸性を考慮すると、1~10at%であることが好ましい。

【0033】これらの450℃の酸化処理を行った試料をAlエッチング液(磷酸、硝酸、酢酸などの混合液)、ITOエッチング液(HCl 、 HNO_3 、 H_2O などの混合液)、 SiO_x エッチング液(沸化アンモニウム溶液)に浸した。この結果、これらの配線材料はほとんどエッチングされず、耐酸性が十分であることが確認された。耐酸性金属を添加しないAlでは、Alエッチング液により約2分間ですべて溶解した。また、これら酸化処理した試料の密着力をテープ剥がしテストで調べた。その結果、合金膜がガラス基板から剥がれることは全くなく、ガラスに対して十分な密着力があることが確認された。

【0034】さらに、その他の配線材料について詳述す

る。ガラス基板上にそれぞれAg、Au、PtにそれぞれTi、Zr、Hfを個々に1~20at%添加した合金からなる合金膜をそれぞれスパッタリングにより成膜した。それぞれの合金膜は、成膜後またはアニール後において、抵抗率が $10\mu\Omega\text{cm}$ 以下として従来から用いられているMo-Ta合金の約 $45\mu\Omega\text{cm}$ などに対して十分に低い値を得た。

【0035】これらの合金膜を磷酸系Alエッチング液と希HF、ITOエッチング液(HCl、 HNO_3 、 H_2O などの混合液)に浸してエッチングした。Ti、Zr、Hfなどの耐酸性金属が1at%以上添加されていれば耐酸性に問題ないことが分かった。このようにTi、Zr、Hfを1at%以上添加することにより、ITOエッチング液に対する耐酸性が十分強くなり、断線の欠陥がほぼゼロになった。

【0036】抵抗率はTi、Zr、Hfの添加量の増加と共に増大する。例えば、前記金属の添加量が10at%以下であれば、抵抗率の増大は3倍以下であり大型高精細TFTスイッチング型液晶表示装置のアドレス線として使用できる。好ましくは、添加量を5at%にすると抵抗率がより低くなるので好ましい。

【0037】なお、液晶表示装置においては、ガラスなどの耐熱性の弱い基板を用いるために酸化処理温度は 450°C 以下にする必要がある。 O_2 ガスのみを用いて酸化処理を行う場合、反応温度が 450°C 以上必要となる。これに対して、オゾンや N_2O などを用いることにより処理温度を 450°C 以下に低くすることが可能である。

【0038】他の保護膜として、CuやAlの表面を窒化して窒化物膜を形成して表面を保護することができるが、例えば反応性の指標である標準生成自由エネルギーがHfNは -375.1kJ/mol であるのに対し、 HfO_2 は -1088.2kJ/mol であり、 HfZrN は -366.2kJ/mol であるのに対し、 HfZrO_2 は -1042.8kJ/mol であり、 TiN は -339.4kJ/mol であるのに対し、 TiO_2 は -888.8kJ/mol であり、 AlN は -287kJ/mol であるのに対し、 Al_2O_3 は -791.2kJ/mol であり、BNは -228kJ/mol であるのに対し、 B_2O_3 の -597.2kJ/mol である。したがって、酸化反応の方が窒化処理よりも低温で行われることが分かる。Ce、Ndなどのランタン系金属およびThなどのアクチノイド系金属は、耐酸性は少し劣るが、酸化性が大いため、より低温(400°C 以下)で表面に酸化膜を形成できる。

【0039】Alの場合には、 Al_2O_3 は -791.2kJ/mol と大きい。しかし、純Alの場合には、 Al_2O_3 のブロッキング特性が良いため、薄い Al_2O_3 膜が表面に形成されると、Oの透過を邪魔するために薄い酸化膜しか形成されない。これに対して、Alに

Tiを加えると、Oの透過が Al_2O_3 ほど防止されないために、厚い酸化膜が形成され、耐酸性、耐熱性が向上する。

【0040】また、Cu、Au、Alなどの低融点で低抵抗な金属と第2の金属を合金化することにより、 Ti_2O_3 、 ZrO_2 、 Al_2O_3 などの形成温度を低温化することができる。なお、Ag、Cu、Alのそれぞれの添加量は、酸化温度、抵抗率を考慮すると、1~10at%が好ましい。

【0041】酸化処理温度は、金属の組み合わせにより適宜選択すれば良く、 $250\sim 450^\circ\text{C}$ の間で選択すれば良い。これにより内部のZr、Ti、Hfなどの添加量を制御することができ1~5at%の間で制御すれば、低抵抗で耐食性、密着力の良い配線が実現できる。例えば、グラフィックアレイ(VGA)用であれば1~10at%以下が好ましく、これより大きなVGA用であれば1~5at%、 1080×1028 画素のスーパーエクステンドグラフィックアレイ(SXGA)用であれば0.5~3at%であることが抵抗率の点から好ましい。表面酸化膜には、5at%以上、好ましくは10at%以上で添加することが好ましい。

【0042】酸化処理用のガスとしては、 O_2 ガスに限らず、 N_2O ガス、オゾンガス、または H_2O ガスなどの酸化性ガスを用いることができる。また、 O_2 ガスや N_2O ガスをプラズマ化して熱処理することによりTi、 O_2 などの酸化膜の形成温度を $250\sim 350^\circ\text{C}$ まで低温化することができる。このように気相で酸化することにより、基板界面にも酸化膜が形成されるため、基板界面部の耐酸性も向上し、また密着力も向上する。このため、プラズマ処理やイオン注入により表面のみを酸化した場合よりも更に耐酸性が向上し、歩留まりが向上する。

【0043】なお、上記において、第2の金属であるTi、Zr、Hfの第1の金属への添加量を5~10at%に増加すれば、表面を酸化しなくても耐酸性、密着力は十分良いため使用可能であるが、この場合抵抗率が高くなる。したがって、表面を酸化し、内部(導電層)のTi、Zr、Hfの添加量を減らして抵抗率を下げた方が大型高精細には好適である。

【0044】酸化させる金属としては、酸化物の生成自由エネルギーが小さい方が良く、特に標準生成自由エネルギーが -500kJ/mol 以下の物が良い。Ti、Zr、Hfなどの第2の金属の酸化物の標準生成自由エネルギーは金属一元素当たりの値で、 ThO_2 が -1169.2kJ/mol 、 HfO_2 が -1088.2 、 CrO_2 が -1058.1 、 ZrO_2 が -1042.8 、 CeO_2 が -1024.6 、 Ta_2O_5 が -955.6 、 Gd_2O_3 が -909.8 、 Y_2O_3 が -908.3 、 Er_2O_3 が -904.4 、 Dy_2O_3 が -885.8 、 Nd_2O_3 が -883.0 、 Sm_2O_3 が -8

67. 3、 Yb_2O_3 が-863. 4、 Nd_2O_3 が-860. 4、 La_2O_3 が-852. 9、 Eu_2O_3 が-778. 4、 Ti_2O_3 が-717、 MgO が-569. 3 kJ/molである。このように生成自由エネルギー ΔG が小さいために、低温で良好な酸化膜を表面に形成することが可能である。なお、酸化膜はゲート絶縁膜堆積前に形成し、成膜前の基板加熱時に行うことにより、工程の増加無しに実行することができ、コストは増加しない。

【0045】本発明において、第1の金属と第2の金属を同じものとしても良い。例えば、配線層の主体となる第1の金属にAlを用い、易酸化金属である第2の金属にAlを選択した場合、結果として、第1と第2の金属が同じAlになる。この場合でも、基板側もAl配線をアルミニウム酸化物で覆う構成によって所期の低抵抗率を維持しつつ、耐薬品性、密着性の良好な配線層やこれと同時に形成する保護層を得ることができる。

【0046】第1の金属が耐酸性の低いCu、Alの場合、第2の金属群としてTi、Zr、Hfなどの酸化性の強い易酸化金属と、Au、Pd、Cr、Ge、Ag、Smなどの希土類などの耐酸性が強く易酸化金属よりも酸化性の小さい耐酸性金属とをともに添加し、酸化処理時にTi、Zr、Hfなどの酸化性の強い耐酸性金属を内部（導電層）に残して、プロセスマージンを大きくすることもできる。また、合金の抵抗率は添加金属の量により変化するため、易酸化金属のみを添加する場合、易酸化金属の酸化の度合いにより内部（導電層）に残る添加金属の量が変化して抵抗率がばらつくことがある。易酸化金属と耐酸性金属を添加することにより、この問題を防止することができ、製造マージンを大きくすることができる。

【0047】さらに、易酸化金属と耐酸性金属の選択法として、Ti、Zr、Hf、Sc、Siのような酸化性の強い金属の中より2種類選択し、例えばZrのように同群のうち酸化性の一番大きな金属を易酸化金属として酸化させ、Tiのように少し酸化性の弱い金属を耐酸性向上用の金属とすることもできる。

【0048】本発明の配線は、逆スタガー型のTFTに限るものでなく、エッチングストッパー／逆スタガー型、バックチャネル／逆スタガー型、スタガー型TFTにおいても同様に適用することができる。また、ゲート線に限らず信号線などに用いても良い。また、TFTの半導体膜はa-Si膜に限ったものではなく、ポリシリコン膜であっても良い。

【0049】Al表面を陽極酸化したZr-Al合金ゲート線が知られているが、この場合には、Zr/Al比が配線内部と表面の酸化膜でほぼ等しい。このため、耐酸性を良くするためにZr量を増加すると、内部のZr量も増加せざるを得ない。このために配線抵抗が上がってしまうという制限がある。これに対して、本発明にお

いては、内部のZr量を減らして低抵抗化し、耐酸性を良くするために表面のみのZr量を増加することができる。

【0050】表面に形成する酸化膜の厚さは、40オングストローム以上あれば良く耐酸性、耐熱性を考慮すると300オングストローム以上が好ましい。酸化物中の添加金属量は5at%以上が必要であり、耐酸性を考慮すると10at%以上が好ましい。基板界面の酸化膜は厚さ50オングストローム以上、好ましくは300オングストローム以上が必要である。

【0051】次に、本発明の効果を明確にするための実施例について説明する。

（実施例1）図1～図3は本発明のアクティブマトリックス型液晶表示装置を示すものである。図1に示すように、液晶表示装置10は、一方の面にはITO（インジウム錫酸化物）膜の透明共通電極13を形成したガラスの観察側基板11と、一方の面にはITO膜の透明画素電極14を形成した対向基板12とを、各電極側の面を対面させて配置することにより構成されている。

【0052】両基板11、12は基板間隙剤（スペーサ）を介して数 μm の間隙をおいて配置されて周縁を封着され、この間隙に液晶層15が充填される。したがって、両基板により液晶層15が挟持されるようになっている。

【0053】画素電極14のある対向基板12は、マトリックス基板と称され、図3に示す回路と平面的に等価な2次元配列で画素電極14、TFTスイッチング素子16およびアドレス線（ゲート線）17、データ線18、蓄積容量線19が配置される。すなわち、画面表示の行方向に延長されたn本のアドレス線17と列方向に延長されたm本のデータ線18とがマトリックス状に配置され、さらに各アドレス線に平行に蓄積容量線19が配置される。

【0054】アドレス線とデータ線が囲む領域単位にTFTスイッチング素子16と画素電極14が形成され、TFT16はアドレス線17とデータ線18に領域単位の交差点で電気的に接続される。すなわち、TFTのドレイン電極がデータ線18に、ソース電極が画素電極14に、ゲート電極がアドレス線17に接続される。なお、図において、符号15aは領域単位の液晶層部分すなわち領域単位で画素電極14と共通電極13に挟まれた液晶部分であり、各1画素を形成する。

【0055】図2はガラス基板12上のTFTスイッチング素子16、アドレス線から一体的に延長されたゲート電極線17a、蓄積容量線19の配置断面を拡大して示すものであり、ゲート電極線17aは、CuとZrの合金からなる金属層20aと、これを被覆するZrO₂酸化層21aとから構成される。ZrO₂層21aは、導電層20aと基板12間にも介在する。同様に蓄積容量線19は、CuとZrの合金からなる導電層20bと、こ

れを被覆するZrO絶縁層21bとから構成される。図2に図示しないがアドレス線17も同時にパターン形成されている。

【0056】これら電極層17a、配線層17、19を形成した基板の上に、絶縁膜22が堆積され、その上面のTFT領域にa-Si層16aが形成され、さらに、ドレイン電極層16bおよびソース電極16cが形成される。一方、蓄積容量線19上の画素領域にはITOからなる画素電極14が形成され、ソース電極層16cと電氣的に接続される。ドレイン電極層16bは図2では示していないが、データ線に電氣的に接続される。

【0057】次に、この構成のアドレス線17、ゲート電極線17aおよび蓄積容量線19の製法をさらに説明する。まず、ガラス基板12上にCuとZrを同時にスパッタリングし、Zr10at% (原子%) のCuZr合金膜を厚さ3000オングストロームで形成し、燐酸系溶液によりエッチングを行って、線幅20 μ mのアドレス線17、線幅12 μ mのゲート電極線17aおよび線幅35 μ mの蓄積容量線19のCuZr合金層パターンを形成した。

【0058】次いで、これをO₂ 雰囲気中において400℃で熱処理し、パターン中のZrを酸化して合金膜の表面にZrO₂の酸化層21a、21bを形成した。すなわち、この熱処理によりCuZr合金層のZrが表面に拡散して酸化してZrO₂の酸化膜層21a、21bになり、内部のCuZr導電層20a、20b中のZrの濃度は減少し、2at%になった。なお、酸化層21a、21bは、導電層と基板12間にも形成された。また、導電層表面の酸化層の膜厚は1000オングストロームであった。

【0059】次いで、プラズマCVD法により絶縁膜22として厚さ3000オングストロームのSiO₂膜22a、厚さ500オングストロームのSiO₂膜22bを積層し、さらにアンドープa-Si層16aを厚さ1000オングストローム、ストッパーSiO₂膜16dを厚さ2000オングストローム堆積した。ストッパーSiO₂膜をエッチングした後、n⁺a-Si層16eを厚さ500オングストローム堆積した。

【0060】次いで、Moを厚さ500オングストローム堆積した後にはパターニングしてa-Siの島を形成した。ITO画素電極14を形成した後に、コンタクトホールを開口した。この後、ドレイン電極層16bおよびソース電極層16cとなるMo層を厚さ500オングストローム、Al層を厚さ5000オングストローム堆積した後、Alエッチング液により、同ドレイン電極16bおよびソース電極16cを形成した。この厚さ5000オングストロームのAl層の形成時に、同時にデータ線パターンを形成しておき、データ線18をAlで形成する。

【0061】次いで、n⁺a-Si層16eをCDEに

よりエッチングし、SiN_xの保護膜を形成し、コンタクト部に開口を設けてTFTアレイを完成した。このように構成された液晶駆動用マトリクス基板12において、アドレス線は、従来用いられているMo-Ta合金などからなるものの抵抗率約30~45 $\mu\Omega$ cmに比べて、1/3~1/4以上も小さい値である抵抗率10 $\mu\Omega$ cm未満を実現することができ、従来よりもアドレス線の幅を小さくできるため開口率の拡大が図れ、また従来より大面積、高精細、高画質の液晶ディスプレイに対応して配線長の増大にも対応できる。また、表面の酸化によりITO、Al、SiO₂、SiN_xエッチング溶液に対する耐性も向上しているために、Al、Cuやこれらの合金をゲート線に用いた場合に比べ、断線による欠陥が飛躍的に減少した。

(実施例2) 実施例1と同様にしてAuに10at%Zrを添加した。AuはCuに比べ耐酸性が良いため内部(導電層)にZrを残す必要がないため、400℃で時間を長くして十分にZrを酸化した。内部のZr量はAuがCuより融点が低いために0.5at%以下であった。これにより抵抗率は3 $\mu\Omega$ cm以下と十分に低くできた。

(実施例3) 実施例1と同様にしてAlに10at%Zrを添加した。AlはCuに比べ融点が低いためCuより低い250~350℃で酸化できた。内部のZr量は2at%であった。これにより抵抗率は10 $\mu\Omega$ cm以下であった。

(実施例4) 実施例1と同様にしてCuに10at%Zr、3at%Tiを添加した。400℃で酸化したところ、Zrは酸化し易いためにほぼ全部が表面で酸化し、内部には2.5at%のTiが残り、実施例1に比べて内部のTi量をよく制御できた。また、抵抗率は10 $\mu\Omega$ cm以下と低くできた。

(実施例5) 実施例1と同様にしてCuに10at%Hf、3at%Taを添加した。400℃で酸化したところ、HfはZrよりも酸化し易く、TaはTiよりも酸化しにくいいため、Hfはほぼ全部が表面で酸化し、内部には3at%のTaが残り、実施例4に比べて内部のTa量をさらによく制御できた。また、抵抗率は10 $\mu\Omega$ cm以下と低くできた。

(実施例6) 実施例1と同様にAuに1at%Tiを添加した。400℃で十分に酸化し、Tiをほぼ全部表面で酸化し、内部には初期の添加量とほとんど変わらない1at%のTiが残り、実施例5に比べて内部のTi量をさらによく制御できた。また、抵抗率は3 $\mu\Omega$ cm以下と低くできた。

(実施例7) 本実施例では、ガラス基板12として、表面にSiO₂を被覆したものを用い、実施例1と同様にしてAlをO₂ガスで250~350℃で酸化した。Alを用いたために酸化温度を十分に低温化できた。表面は酸化し内部はAlであった。Alを用いたために抵抗

率は $3\mu\Omega\text{cm}$ 以下と十分に低くできた。

【0062】

【発明の効果】以上説明したように本発明の液晶表示装置は、低抵抗性であり、かつ、後工程における高耐薬品性をも有し、しかも低温処理が必要なガラス基板への被着性が高い配線層を備えている。したがって、各種電子部品の信号用配線に利用した場合、良好な機能発揮に大きく寄与する。すなわち、液晶表示装置の信号配線や実装する駆動用半導体素子の電極の形成として用いた場合、低抵抗なアドレスラインなどを実現できる。さらに、この配線層は液晶表示装置製造工程でのパターンニングやエッチングを増やさずに熱処理のみで得られ、しかもその後の熱処理工程やエッチング工程を経ても低抵抗配線層として優れた特性を発揮する。

【図面の簡単な説明】

【図1】本発明のアクティブマトリクス型液晶表示装置の一実施形態を示す概略断面図。

【図2】本発明の液晶表示装置の要部を示す拡大図。

【図3】本発明のアクティブマトリクス型液晶表示装

置の等価回路図。

【図4】CuTi合金の酸化処理温度および窒化処理温度と抵抗率との関係を示す特性図。

【図5】(A)は酸化処理後のCuTi配線を示す断面図、(B)は窒化処理後のCuTi配線を示す断面図。

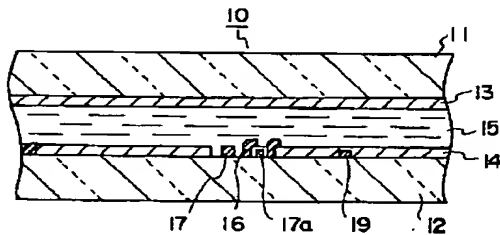
【図6】Al-Ti合金とAl-Zr合金の酸化処理温度と抵抗率との関係を示す特性図。

【図7】従来のアクティブマトリクス型液晶表示装置の配線層の構成を示す断面図。

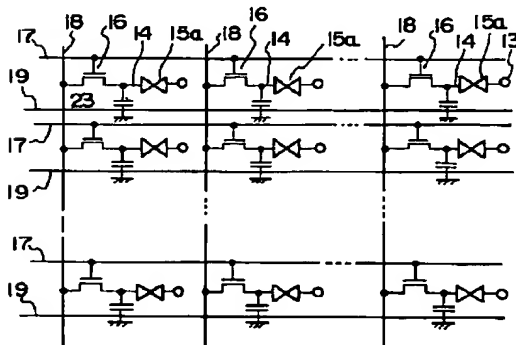
【符号の説明】

11…観察側基板、12…対向基板、13…透明共通電極、14…透明画素電極、15…液晶層、16…TFTスイッチング素子、17…アドレス線、17a…ゲート電極、18…データ線、19…蓄積容量線、20a、20b…導電層、21a、21b…酸化層、22a、22b… SiO_2 膜、31…ガラス基板、32…合金膜、33a、33b…酸化物膜、34…クラック、35…窒化物膜。

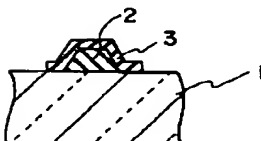
【図1】



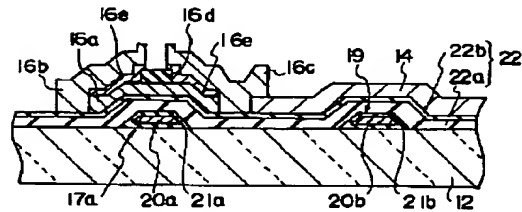
【図3】



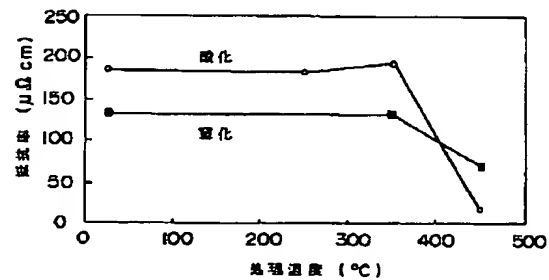
【図7】



【図2】

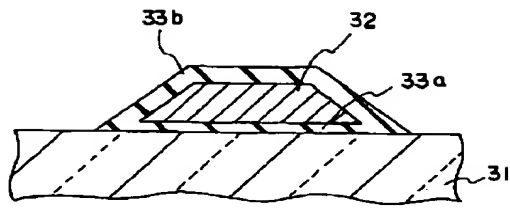


【図4】

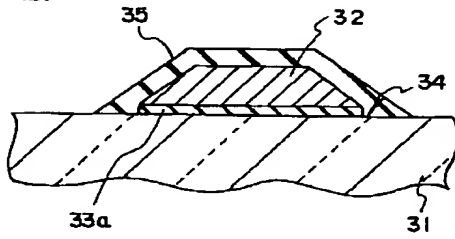


【図5】

(A)



(B)



【図6】

